

1/5/1 (Item 1 from file: 347)
DIALOG(R)File 347:JAPIO
(c) 2003 JPO & JAPIO. All rts. reserv.

01379927 **Image available**
CONTROLLING METHOD OF PRIORITY OF BUS

PUB. NO.: 59-091527 AJ
PUBLISHED: May 26, 1984 (19840526)
INVENTOR(s): GENMA HIDEAKI
APPLICANT(s): HITACHI LTD [000510] (A Japanese Company or Corporation), JP
(Japan)
APPL. NO.: 57-200435 [JP 82200435]
FILED: November 17, 1982 (19821117)
INTL CLASS: [3] G06F-003/00
JAPIO CLASS: 45.1 (INFORMATION PROCESSING -- Arithmetic Sequence Units)
JOURNAL: Section: P, Section No. 302, Vol. 08, No. 208, Pg. 81,
September 21, 1984 (19840921)

ABSTRACT

PURPOSE: To improve the transmission efficiency of a bus priority controlling system by determining the waiting time of retransmission by the priority and random numbers of a message colliding with another node processor.

CONSTITUTION: When detecting the collision of a transmission message with another node processor in a system coupling plural central processors 2 and terminal devices 3 with a bus 1 through a node processor 4, a collision detecting circuit 22 commands the stop of transmission to a transmission controlling part 21 and counts up a collision frequency counter 23. The max./min. retransmission waiting time is determined by the value of the counter 23 and the only max./ min. retransmission waiting time is specified by the devices 2, 3. A random number generating circuit 25 generates random numbers in a range set in a max./ min. waiting time register 26 to determine the retransmission waiting time.

⑨ 日本国特許庁 (JP)

⑩ 特許出願公開

⑫ 公開特許公報 (A)

昭59—91527

⑤ Int. Cl.³
G 06 F 3/00

識別記号
1 0 1

庁内整理番号
C 7165—5B

⑬ 公開 昭和59年(1984)5月26日

発明の数 1
審査請求 未請求

(全 8 頁)

⑭ バス優先制御方式

⑰ 特 願 昭57—200435

⑱ 出 願 昭57(1982)11月17日

⑲ 発 明 者 源馬英明

秦野市堀山下1番地株式会社日

立製作所神奈川工場内

⑰ 出 願 人 株式会社日立製作所
東京都千代田区丸の内1丁目5
番1号

⑳ 代 理 人 弁理士 薄田利幸

明 細 書

1 発明の名称 バス優先制御方式

2 特許請求の範囲

1. 複数の中央処理装置と端末装置がノードプロセッサを介して一つの伝送バスで結合され、各ノードプロセッサがコンテンション(争奪)方式でメッセージを送信するネットワークシステムのバス優先制御方式において、ノードプロセッサ内に他ノードプロセッサとの衝突を検出し該送信メッセージが何回衝突したかをカウントする手段と、その送信メッセージの優先順位と前記衝突回数により異なる予じめ定められた最長、最短再送待ち時間を決める手段と、前記最長、最短再送待ち時間内の適当な再送待ち時間を乱数により決定する待ち時間決定手段とを具備し、前記衝突を検出すると前記待ち時間決定手段による時間だけ待ったのち、当該メッセージの再送を行なうことを特徴とするバス優先制御方式。

2. 前記最長、最短待ち時間は優先順位が低

い程、かつ衝突回数が多い程長く設定されたことを特徴とする特許請求の範囲第1項記載のバス優先制御方式。

3 発明の詳細な説明

(発明の利用分野)

この発明は、バス優先制御方式に関し、特にコンテンション方式でメッセージを送信するネットワークシステムのバス優先制御方式に関するものである。

(従来技術)

第1図に示すように、複数の中央処理装置2とディスプレイ装置や印字装置等の複数の端末装置3とが、ノードプロセッサ4を介して伝送バス1に結合され、専用のバス制御装置を設けないネットワークシステムにおいて、中央処理装置2あるいは端末装置3から送信メッセージを受け取ったノードプロセッサ4は、伝送バス1の使用状況を調べ、もし他のノードプロセッサが伝送バス1を使用していなければメッセージの送信を開始する方式が多く採用されている。

この方式の場合、同時に他のノードプロセッサとメッセージの送信を開始し衝突が起こる可能性がある。この対策として、従来は衝突を検出したノードプロセッサは送信を中止し、衝突回数等をパラメータにした一定のアルゴリズムで再送待ち時間を設定し、この再送待ち時間後に再びメッセージの送信を開始する方式があった。また、衝突が発生した時、送信メッセージ中の装置アドレスを比較し、最も優先順位の高い装置アドレスを有した送信メッセージを送信したノードプロセッサが送信する権利を得る方式等があった。前者の方式においては、送信メッセージ間の優先順位、あるいは各装置間の優先順位等は考慮されず、例えば第1図の中央処理装置2間の送信メッセージと端末装置3間の送信メッセージが衝突した場合、再送により先に伝送されなければならない中央処理装置3間の送信メッセージが、端末装置2間の送信メッセージの後で伝送されることがある。また、優先順位が高く高速で伝送されなければならないメッ

この発明の特徴とするところは、特別なバス制御装置等がなく、全ての装置（中央処理装置や端末装置）がノードプロセッサを介して一つの伝送バスで結合され、各ノードプロセッサは装置から送信メッセージを受取るとコンテンツン方式でメッセージ送信をするネットワークシステムにおいて、2以上のノードプロセッサが同時に送信を開始した場合、衝突を検出したノードプロセッサはメッセージの送信を停止し予め装置側から指示されているメッセージレベルと、送信しようとしたメッセージの衝突回数により適当な再送待ち時間を設定し、この再送待ち時間経過後にノードプロセッサは再送を開始するようにし、バスの優先使用権を再送待ち時間によって決定しようとしたことにある。例えば、2つのノードプロセッサにおいて、メッセージレベルの高いメッセージと、メッセージレベルの低いメッセージが同時に送出され夫々第1回目の衝突が発生した場合、メッセージレベルの低いメッセージの再送待ち時間は、メ

ッセージ、例えば、コンソールディスプレイ装置宛のメッセージや高速端末装置宛のメッセージが、プリンタ装置等の低速端末装置宛のメッセージよりも衝突により後で再送される場合等があり、システムの性能上問題があった。

一方、後者の方式においては、送信メッセージの衝突時、装置アドレスにより優先順位がつけられた送信メッセージ中、最も優先順位の高い送信メッセージのみがそのまま送信を継続できるが、装置アドレスは容易に変更できない欠点があった。

〔発明の目的〕

この発明の目的とするところは前記の如き従来の問題点を除去するものであり、特別なバス制御装置等を必要とせず、複数装置から同時送信され衝突が生じた場合、メッセージレベルにより再送待ち時間を設定し伝送効率を向上させまたシステム全体の性能を高めるという効果を有するバス優先制御方式を提供することにある。

〔発明の概要〕

メッセージレベルの高いメッセージの再送待ち時間よりも長く設定されるため、この2つのノードプロセッサ間では2回目の衝突は発生せず、メッセージレベルの高いメッセージが先に伝送されることになる。

また、この発明の別の特徴とするところは、同一メッセージレベルのメッセージ同士の衝突に対しては、乱数により一定の再送待ち時間の範囲（最長、最短再送待ち時間）内で再送待ち時間を決定することにより、2回目以降の衝突の可能性を少なくしていることである。

また、この発明の別の特徴とするところは、前記再送待ち時間の設定を中央処理装置あるいは端末装置側から容易に変更でき、さらに中央処理装置はネットワークに結合されている全てのノードプロセッサの再送待ち時間の設定を、中央処理装置あるいは端末装置を介して容易に変更できることにある。これにより、中央処理装置はネットワークに結合されている装置数、即ちノードプロセッサの数やデータ伝送量、あ

るいはバスの使用状況に応じて最適な再送待ち時間を設定し、システムの利用効率を向上させることができる。

(発明の実施例)

次に本発明の実施例につき図面を用いて詳細に説明する。

第2図は、本発明の一実施例であるバス優先制御方式のノードプロセッサの回路構成例である。(第2図のノードプロセッサ11内には、本発明の関連回路構成のみを図示する。)

ノードプロセッサ11は、中央処理装置あるいは端末装置12と伝送バス10の間に位置する。ノードプロセッサ11内では、中央処理装置あるいは端末装置12側にノードプロセッサ全体の制御と装置側インタフェースの制御を行なうノードプロセッサ制御回路13がある。一方、伝送バス10側にはレシーバ18とトランスミッタ19があり伝送バス10に接続されている。シリアルデータ受信部16は、レシーバ18に接続され、また一方は受信バッファ14を介してノード

に接続される。なお、前記衝突回数カウンタ23は、カウンタリセット信号を受信するためノードプロセッサ制御回路13と接続されている。また、最長・最短再送待ち時間テーブル29a~29nは、中央処理装置あるいは端末装置12によりテーブルの内容変更が可能のようにノードプロセッサ制御回路13と接続されている。

次に、上記一実施例の動作について詳細に説明する。

ノードプロセッサ11は、中央処理装置あるいは端末装置12から受取った送信メッセージを、ノードプロセッサ制御回路13を介して送信バッファ15内に格納する。ここで送信制御部21は伝送バス10の使用状況を調べ、他のノードプロセッサが伝送バスを使用していなければシリアルデータ送信部17を起動して送信を開始する。シリアルデータ送信部17は、送信バッファ15内のパラレルデータをシリアルデータに変換し、トランスミッタ19を介して伝送バス10に送出せしめる。一方、伝送バス10上で自局宛のメッセー

ジを受信すると、受信制御部20は受信メッセージをパラレルデータに変換し、受信バッファ14に格納する。全メッセージを正常に受信した後受信制御部20はノードプロセッサ制御回路13にメッセージ受信を報告し受信動作が完了する。以上がノードプロセッサ11の基本的動作であり、次に他のノードプロセッサとの衝突時の動作について詳細に説明する。

送信メッセージの衝突は、衝突検出回路22が送信データと受信データを比較することにより簡単に検出できる。衝突を検出した衝突検出回路22は、送信制御部21にメッセージ送信の停止を指示し、衝突回数カウンタ23をカウントアップする。なお、衝突回数カウンタ23は、ノードプロセッサ制御回路13が中央処理装置あるいは端末装置12よりメッセージを受取り、送信バッファ15に格納した時点でノードプロセッサ制御回路13によりリセットされている。また、衝突検出回路22は、衝突回数カウンタ23がある一定値以上になるとカウントアップしない機能を

ものである。メッセージレベル対応の最長・最短再送待ち時間は、前記衝突回数カウンタ23の値により確定し、唯一つの最長・最短再送待ち時間は、予め中央処理装置あるいは端末装置12の指示でセットされているメッセージレベルレジスタ28の値により、テーブルセレクタ27を介して最長・最短再送待ち時間レジスタ26にセットされる。従って、前記最長・最短再送待ち時間テーブルの数は、メッセージレベルの数と同じだけ用意しておかなければならない。

次に、再送待ち時間は、システムの伝播遅延特性等により決まるスロットタイムの何倍かを表わす数で表示されるので、乱数発生回路25は最長・最短再送待ち時間レジスタ26内にセットされている最大値、最小値の範囲内で乱数を発生させ、この値をカウンタ24にセットする。カウンタ24はスロットタイムに同期した減算カウンタで、乱数発生回路25が0になると、送信制御部21は、再び伝送バス10の使用状況を調べ、もし他のノードプロセッサが伝送バス10

を使用していなければ、シリアルデータ送信部17に再送の指示を出すことになる。

次に、本発明の最も簡単な一実施例につき、第3図ならびに第4図を用いて詳細に説明する。

第3図は、中央処理装置31と端末装置33、35、37が、各々ノードプロセッサ32、34、36、38を介して伝送バス30に結合されているシステム例を示すものである。今、中央処理装置31が端末装置33に対して送信したメッセージ39と、端末装置35が端末装置37に対して送信したメッセージ40が衝突した場合について、以下説明する。なお、説明を明確にするため、ノードプロセッサ内の衝突回数カウンタ23は、値 n が4以上にカウントアップされないものとする。また、ノードプロセッサ32、34、36、38のメッセージレベルは2つとする。第4図(a)は、待ち時間テーブル29の内容を示すもので、29aはカウンタが1のとき選択されその内容が出力される。29bはカウンタが2のとき、29cはカウンタが3～ n のときそれぞれその内容が出力され

る。それぞれにはメッセージレベル0（優先順位の低いレベル）の最長と最長の待ち時間の数値と、メッセージレベル1（優先順位の高いレベル）の最長と最長の数値が格納されている。これはレベルが低い程そしてカウント値が大きい程大きい値が設定されている。第3図において、送信メッセージ39と40が各々第1回目の衝突を起こし、送信メッセージ39はメッセージレベル1が、送信メッセージ40はメッセージレベル0が予め中央処理装置31あるいは端末装置35から指示されていたとする。この場合、ノードプロセッサ36は、第4図(a)のレベル0の欄から最長・最短再送待ち時間を読み出し、その中から乱数発生回路25により1つの値を選んで再送待ち時間を決定する。一方、ノードプロセッサ32は、第4図(a)のレベル1の欄から最長・最短再送待ち時間を読み出し、同様に再送待ち時間を決定する。この結果、両者の再送は第4図(b)に示すように、ノードプロセッサ36が送信メッセージ40で、ノードプロセッサ32が送信メッセ

ージ39で成功することになる。即ち、メッセージレベルの高い送信メッセージが、メッセージレベルの低い送信メッセージに対して優先して伝送されることになる。なお前記最長・最短再送待ち時間テーブルを、システムの規模、データ伝送量等により最適な値に設定すれば、効率の良い伝送が可能となる。レベルの数及びカウント値の上限値はシステムによって適当なものが選択される。

第5図は、ノードプロセッサ内の最長・最短再送待ち時間テーブルの替換の概略を示したものである。第2図で既に説明したように、ノードプロセッサ53、54、55内の最長・最短再送待ち時間テーブル61、62、63は、中央処理装置50、端末装置51、52側から替換可能である。中央処理装置50は、システムの規模、データ伝送量等が変った場合、新たな最長・最短再送待ち時間テーブル60を作成し、最長・最短再送待ち時間テーブル61を替換することができる。また、この新たな最長・最短再送待ち

時間テーブル60は、通常のメッセージの送信ルートで端末装置51、52に伝送され、端末装置51、52の指示によりノードプロセッサ54、55内の最長、最短再送待ち時間テーブル62、63を書替えることも可能である。なお第5図において、新たな最長、最短再送待ち時間テーブル60が送信されるメッセージ中に、ノードプロセッサ54、55が識別できる手段を設け、端末装置51、52を経由しないで直接最長、最短再送待ち時間テーブルを書替えることも可能である。

以上、本発明の一実施例につき、回路構成例を示しその動作について説明したが、第2図の送信回数カウンタ23、最長、最短再送待ち時間テーブル29a～29n、テーブルセクタ27、メッセージレベルレジスタ28、最長、最短再送待ち時間レジスタ26、乱数発生回路25、カウンタ24ならびにノードプロセッサ制御回路13を、マイクロプロセッサを用いたシステムで構成しノードプロセッサ11を小形化することも可能である。

合、プリアンブル(フラグ)検出器70はリセットされ再びプリアンブル(フラグ)検出待ちの状態となる。(この場合、シリアルデータ受信部16のシリアル-パラレル変換は停止する。)一方、CRC照合部72は、プリアンブル(フラグ)検出時プリアンブル(フラグ)検出器70により起動され(プリアンブル(フラグ)検出器70がリセットされた場合CRC照合は停止する。)照合結果をステータスレジスタ73に格納し、また照合終了信号をANDゲート76とプリアンブル(フラグ)検出器70に出力する。ANDゲート76の出力信号は、メッセージ受信信号75としてノードプロセッサ制御回路13に報告される。

第7図は、本発明の一実施例であるバス優先制御方式の送信制御部21の回路構成例である。

ノードプロセッサ制御回路13は送信バッファ15に送信メッセージを格納後、送信指示信号98により伝送バス監視回路91を起動する。伝

第6図は、本発明の一実施例であるバス優先制御方式の受信制御部20の回路構成例である。以下、メッセージ受信処理の動作について詳細に説明する。プリアンブル(フラグ)検出器70は、伝送バス10上でプリアンブル(フラグ)を検出するとビット1フレーム同期を確立し、同期信号を発生する。この同期信号はノードプロセッサ制御回路13が設定する受信許可信号81とともにANDゲート71に入力され、この出力信号がシリアルデータ受信部16に供給されシリアル-パラレル変換が行なわれる。また、プリアンブル(フラグ)検出器70は同期信号を送出すると同時に受信バッファ14のアドレスを初期設定する。パラレルバスに最初に出力される相手アドレスは、プリアンブル(フラグ)検出器70の指示により相手アドレスレジスタ79に格納され、予め自端末アドレスレジスタ78に格納されている端末装置12のアドレスと比較器77で比較される。比較の結果、相手アドレスと自端末アドレスが一致しなかった場

送バス監視回路91は伝送バス10の使用状況を調べ、もし他のノードプロセッサが伝送バス10を使用していなければ送信指示用フリップ・フロップ94をセットする。また、伝送バス監視回路91は伝送バス10が使用中の場合監視を継続し、伝送バス10が使用できる状態になってから送信指示用フリップ・フロップ94をセットする。セットされた送信指示用フリップ・フロップ94は、メッセージ構成部93を起動する。(送信指示用フリップ・フロップ94の内容は、送信表示信号96としてノードプロセッサ制御回路13側から読出すことができる。)起動されたメッセージ構成部93は、同期信号(図示せず)に応じてセクタ88を選択し、プリアンブル生成部89、シリアルデータ送信部17、CRC生成部90からのデータを合成し送信メッセージを構成する。なお、検出器92はシリアルデータ送信部17からのデータが選択されていることを検出し、CRC生成部90を起動するためのものである。送信終了信号97はCRC生

成部 90 が、CRC 生成後に発生する。

応答メッセージ用バッファ 85 は、送信メッセージが送信バッファ 15 内で送信待ち状態にあり、先に自局宛のメッセージを受信した場合の応答メッセージ用のバッファである。この場合ノードプロセッサ制御回路 13 は応答メッセージを応答メッセージ用バッファ 85 に格納し、バッファ切替信号 86 によりセレクト 87 を切替えることにより、送信バッファ 15 内の送信メッセージより先に応答メッセージを送信することができる。

送信したメッセージが他のノードプロセッサのメッセージと衝突した場合、衝突検出回路 22 からの検出信号により送信指示用フリップ・フロップ 94 はリセットされる。これによりメッセージ構成部 93 が停止し、メッセージの送信は停止する。再送は本発明のアルゴリズムにより、カウンタ 24 が送信指示信号 99 を発生させることにより行なう。後の処理は、送信指示信号 98 が発生した場合と同様である。

待ち時間を書換えられる。さらに、伝送バスに結合されている全てのノードプロセッサの再送待ち時間を、1 台の中央処理装置により書換えられる。このため、システムの規模、負荷等により最適な再送待ち時間設定が可能で、伝送路の利用効率を向上させることができる。

4 図面の簡単な説明

第 1 図はこの発明の適用対象であるネットワークシステムを示す図、第 2 図はこの発明の一実施例であるバス優先制御方式のノードプロセッサの回路構成例を示す図、第 3 図はこの発明の動作を説明するためのシステム例を示す図、第 4 図は前記実施例の動作を示す図である。また第 5 図は、ノードプロセッサ内の最長、最短再送待ち時間テーブルの書換え概略を示す図である。第 6 図は受信制御部の詳細を示す図、第 7 図は送信制御部の詳細を示す図、第 8 図、第 9 図はノードプロセッサ制御回路の処理フローである。

1 … 伝送バス

2 … 中央処理装置

第 10 図は、本発明の一実施例であるバス優先制御方式のノードプロセッサ制御回路 13 の受信メッセージ処理フローである。

第 9 図は、本発明の一実施例であるバス優先制御方式のノードプロセッサ制御回路 13 の端末からの起動時の処理フローである。

(発明の効果)

以上述べた如き構成であるから本発明にあつては、次の如き効果が得られる。

(1) コンテンション方式において、各ノードプロセッサが同時にメッセージ送信を開始した場合に、予めメッセージ毎にセツトされているメッセージレベルにより再送待ち時間が自動的に変わる。したがって、メッセージレベルの高いメッセージが優先的に伝送バスを使用できる。さらに、再送待ち時間の決定に乱数を用いているため、同一メッセージレベル同士の 2 回目以降の衝突の可能性は少ない。

(2) 中央処理装置あるいは端末装置側より、ノードプロセッサのメッセージレベル毎の再送

3 … 端末装置

4 … ノードプロセッサ

10 … 伝送バス

11 … ノードプロセッサ

12 … 中央処理装置あるいは端末装置

13 … ノードプロセッサ制御回路

14 … 受信バッファ

15 … 送信バッファ

16 … シリアルデータ受信部

17 … シリアルデータ送信部

18 … レシーバ

19 … トランスミッタ

20 … 受信制御部

21 … 送信制御部

22 … 衝突検出回路

23 … 衝突回数カウンタ

24 … カウンタ

25 … 乱数発生回路

26 … 最長、最短再送待ち時間レジスタ

27 … テーブルセクタ

28 … メッセージレベルレジスタ

29a ~ 29n … 最長、最短再送待ち時間テーブル

30 … 伝送バス

31 … 中央処理装置

33、35、37 … 端末装置

- 32、34、36、38…ノードプロセッサ
 39、40…送信メッセージ
 41、42…成長、最短再送待ち時間
 50…中央処理装置
 51、52…端末装置
 53、54、55…ノードプロセッサ
 60、61、62、63…成長、最短再送待ち時間テーブル
 70…プリアンブル(フラグ)検出器
 72…CRC照合部
 73…ステータスレジスタ
 75…メッセージ受信信号
 77…比較器
 78…自端末アドレスレジスタ
 79…相手アドレスレジスタ
 81…受信許可信号
 85…応答メッセージ用バッファ
 86…バッファ切替信号
 87、88…セレクタ
 89…プリアンブル生成部

90…CRC生成部

91…伝送バス監視回路

92…検出器

93…メッセージ構成部

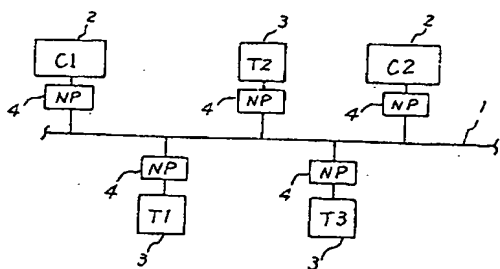
94…送信指示用フリップ・フロップ

96…送信指示信号

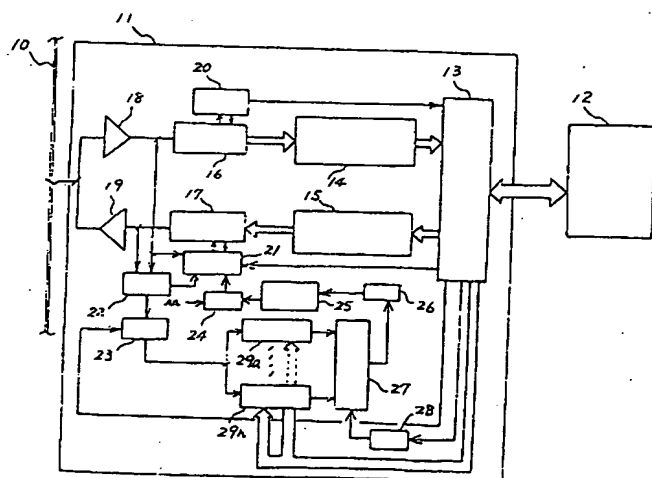
97…送信終了信号

98、99…送信指示信号

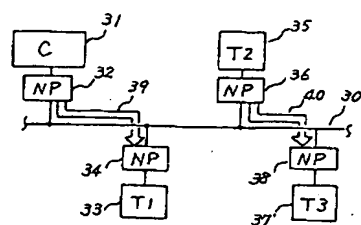
第1図



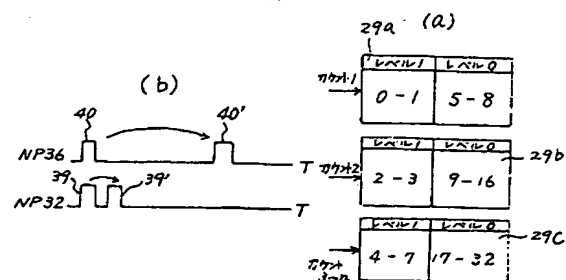
第2図



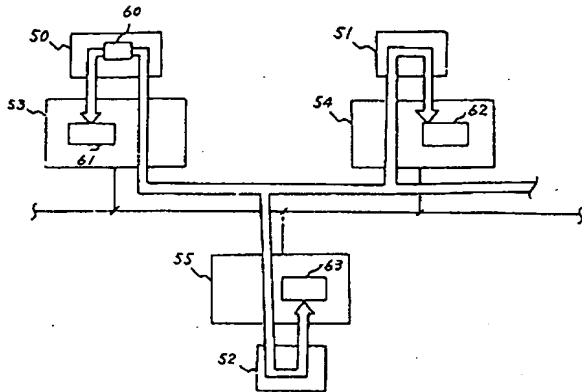
第3図



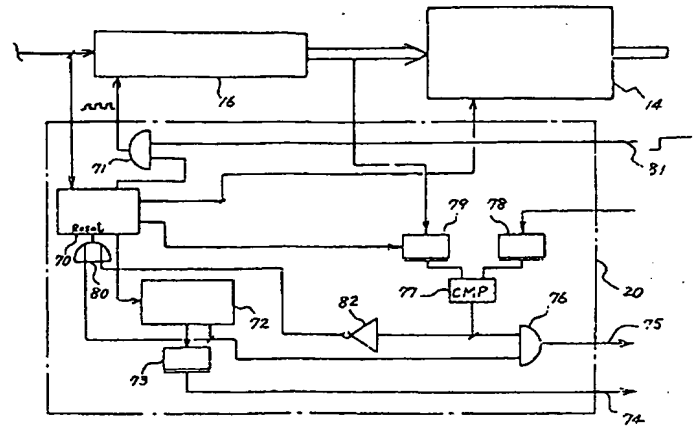
第4図



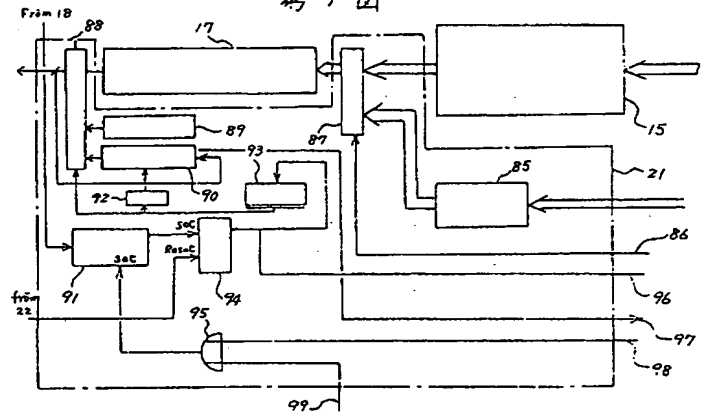
第 5 図



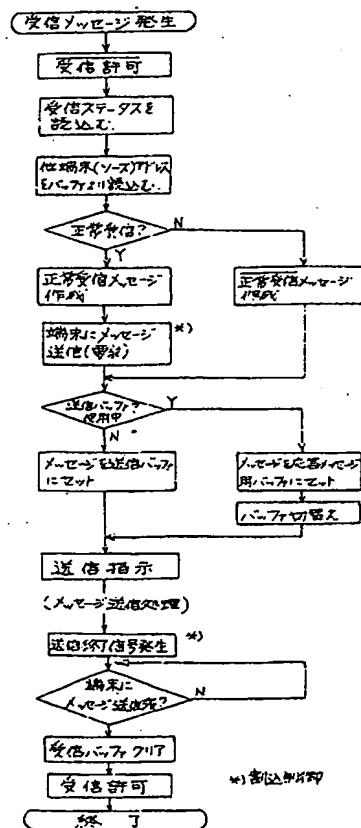
第 6 図



第 7 図



第 8 図



第 9 図

